

Quartus 再入門

Quartus というか PAC というか Platform Designer というか ,
そのあたりのオンライントレーニングをいくつか見て再入門 .

- Introduction to the Acceleration Stack for Intel(R) Xeon(R) CPU with FPGAs
 - PAC とは
- Building RTL Workloads for the Acceleration Stack for Intel(R) Xeon(R) CPU with FPGAs
 - I/F は CCI-P, EMIF . MPF の話とか .
 - Example designs の話と , プロジェクトのディレクトリ構成
 - hello_afu/hw/afu.qsf
 - hello_afu/hw/rtl/*.sv, hello_afu/hw/rtl/filelist.txt, hello_afu/hw/rtl/hello_afu.json
 - - hello_afu/hw/rtl/afu.sv - トップレベルの RTL コード
 - - hello_afu/hw/rtl/ccip_std_afu.sv
 - JSON データの中身の話
- Introduction to Platform Designer
 - Platform Designer の紹介
- Creating a System Design with Platform Designer: Getting Started
 - Platform Designer の GUI の紹介
- Creating a System Design with Platform Designer: Finish the System
 - Platform Designer の GUI の紹介
 - .qsys を Quartus プロジェクトに追加すると毎合成成する , .qip だと毎合成成しない
- Custom IP Development Using Avalon(R) and Arm* AMBA* AXI Interfaces
 - Component Editor でカスタム IP を作る話 . 後半は _hw.tcl の詳細
 - master は Byte ベース , slave は Word ベースが基本
 - auto port naming convention (ex. avs_s0_readdata)
 - avs=Avalon-MM slave/avm=Avalon-MM master/aso=Avalon-ST source/asi=Avalon-ST sink/csi=Clock sink/rsi=Reset sink
 - component search path: \$QUARTUS_PROJECT_DIR/*,
\$QUARTUS_PROJECT_DIR/ip/**/*, \$QUARTUS_INSTALL_DIR/./ip/**/*
 - additional component search path: Tools menu -> Options
 - _hw.tcl はトップレベルデザインファイルと同じところにおいとくのがおすすめ
 - 11. _hw.tcl は tcl の中身の紹介 . 手でもいじれるように .
 - 手で _hw.tcl いじったあとは Component Editor で開かない - Custom options は上書きされてしまう
 - - set_module_property EDITABLE false とすればいい , のか
 - 11.15 ~ 11.19 callback 関数をセットできる . 中で perl 呼んで HDL 生成したりしてもいい .

今度やる

Platform Designer Tutorial Design Example -

<https://www.intel.com/content/www/us/en/programmable/support/support-resources/design-examples/design-software/qsys/>