

デザインガイア (2)

レーダ送受信機を FPGA 使って SDR でというのは楽しそうだなあ，とか，
DMP さんの ZIA C3 Kit みたいなアウトプットはいいなあ，とか．
東大中村先生の招待講演における，

- ・ Application Specific と Domain Specific の違いは？

というのは興味深かった．

Domain = set of applications

だとして，Domain の広さは不変，広がる，せばまる？のか？良い domain とは何か？
うまくいってるものを良いドメインといってる，のか？
と．あと，印象に残ったのは，

- ・ top down inspiration <-> bottom up innovation
- ・ ハードウェア設計では，設計 2 年，実用 3 年

だそうな．

メモ

- ・ レーダー向け送受信機を作る話，楽しかった．いろいろ聞きたかったなあ．Q1 同時送受信は不要？ Q2 短波だからアンテナたくさん必要っていたけど周波数あげられないの？とか．
- ・ あと，結構 Xilinx の IP コア組み合わせて作ってみたいけど，現状の開発ツールについての所感とかも聞いてみたかった．
 - ・ 出力の問題，水の問題について教えてもらって解決．
 - ・ 特に既存の信号処理ソフトウェアフレームワークから何か流用とかはしてないらしい．
 - ・ IP コアのシミュレーションモデルつかってシミュレーションしつつ開発してるらしい．
- ・ Wide-SIMD 作る話，質問したかったなあ．ISA 決めたくなる気持ちはとてもわかるし設計楽になったんだろうけど，労力の削減量と回路オーバーヘッドはどのくらいなんだろう．あと，定義されてる ISA くらいだったら，設計は ISA 使って柔軟に設計したあと制御回路をロジックに落とす手はとれないのかな？
 - ・ 同じような問題意識はもってそうだった．ロジックに落とすのが本当にいいかどうか，についても同じような理解だった．
- ・ CutMix <https://arxiv.org/abs/1905.04899> 切り貼りかー，おもしろいなあ．
- ・ あとでよむ YOLACT: Real-time Instance Segmentation <https://arxiv.org/abs/1904.02689>
- ・ DMP の ZIA C3 Kit 198,000 円．キットにまとまっているの，すごいなあ．
- ・ コンパイラ大事っていう話だった割に ZIA C3 Kit のコンパイラについてはあまりふれてくれなかったような
 - ・ なんかドキュメントがいろいろあるのか
<https://github.com/DigitalMediaProfessionals/dv-sdk/wiki/User-manual>
 - ・ コンパイラまわりは割とありものに合わせるらしい．<https://khronos.org/spir/> も活用してる，とか．