

高位合成友の会

@LeapMind さん .

いろいろと濃い話がきけてよかった .

FPGA 内モジュールの接続方法についての悩みを聞いてもらったけど、
結局のところテンプレートいくつか用意しておくのがいいのかなあ、とか .

メモ

- <https://www.slideshare.net/ssuser941451/2018-116050411>
- MAERI https://anands09.github.io/papers/maeri_asplos2018.pdf
- AXI_ACE についてあとでよむ
https://www.xilinx.com/support/documentation/ip_documentation/zynq_ultra_ps_e/v3_1/pg201-zynq-ultrascale-plus-processing-system.pdf