

Zynq セミナー (4)

- ・ FSBL(First Stage Boot Loader) は SDK で普通に作ればいい
 - ・ 適切な BSP とリンクスクリプトの生成は忘れちゃだめ
- ・ ソフトの性能あげるために BlockRAM を使うだけ，というのもアリ
- ・ ACP 使ってロジックを接続すればキャッシュラインに直接アクセスできる
 - ・ キャッシュスヌープユニット (CSU) が，よろしくやってくれる．
 - ・ はずれたらメインメモリにアクセスする．
 - ・ プロセッサ側でもライン固定するなどのチューニングをして使う．
- ・ EDK の "create and input peripheral" は，Vivado では "Create and Package IP"
- ・ Vivado ので IP 管理方法は UG896 を参照のこと
- ・ リファレンスなど
 - ・ UG933 - ボード関係
 - ・ UG865 - パッケージまわり
 - ・ XAPP1079 - Zynq の 2 コアを AMP で使う
 - ・ UG873 - Zynq-7000 All Programmable SoC: コンセプト ツール テクニック ガイド
 - ・ チュートリアルデザインもある
 - ・ Linux やら ACP やら HP やら
 - ・ XAPP794 - Camera Image Processing Reference Design

一言メモ

- ・ ストリーム処理の反対語って何だろう ... (Tue Aug 26 13:15:57 2014 +0900)
- ・ e7SATA，とりあえず XilMFS に対応する，というのはどうだろうか (Tue Aug 26 15:08:54 2014 +0900)