

VHDL ファイルを JRuby でいじる

VHDL で Java をいじるためのライブラリ , というのはいくつか公開されていますが ,
今回は ,
<http://sourceforge.net/projects/edautils/files/>
から ,
parsevhdl-30OCT2012.tar.gz
をダウンロードして試してみます .
で , いろいろと手軽にさわってみたいな , と , Java じゃなくて JRuby でいじってみることに .

準備

ダウンロードして展開してできる

```
parsevhdl-30OCT2012/lib/parseVhdl.jar
```

がロードすべきライブラリの JAR ファイル .
たとえば ,
/Users/miyo/src/parsevhdl-30OCT2012/lib/parseVhdl.jar
だとすると ,

```
export CLASSPATH=/Users/miyo/src/parsevhdl-30OCT2012/lib/:$CLASSPATH
```

とかしてクラスパスに追加しておきます .
あ , もちろん JRuby も用意しておく必要があります .

とりあえず , いじるためのローダーを用意

ダウンロードしたファイルの example から , とりあえずパースするために必要そうな部分だけを
抜きだしてみました . .
中身は のような感じ .

```
def parse_vhdl(fileName, IName)
  include Java
  require 'parseVhdl.jar'
  java_import 'com.eu.miscedautils.SortHDL.ANTLRNoCaseFileStream'
  istream = ANTLRNoCaseFileStream.new(fileName)
  lexer = com.eu.miscedautils.vhdlparser.VhdIRTLLexer.new(istream)
  tokenStream = org.antlr.runtime.CommonTokenStream.new(lexer)
  parser = com.eu.miscedautils.vhdlparser.VhdIRTLParser.new(tokenStream)
  parser_ret = parser.parseVhdIRTL(IName, true)
  return parser_ret
end
```

実行

jirb を起動して , ローダーを load . パースしたい VHDL ファイルをくわせてみます .
VHDL ファイルは , たとえばとか .

あ、解析のためにディレクトリが作られるので何も無いところで実験するのがいいです。
たとえば、~/tmp/test とかで実験しました。~/tmp/test の下に、test.rb と counter.vhd をおいて、

```
miyo@cider:% cd /tmp/test
miyo@cider:% jirb
irb(main):001:0> load "test.rb"
irb(main):002:0> ret = parse_vhdl("counter.vhd", "work")
```

とかすると、ret に VHDL を解析した結果である

com.eu.miscedautils.vhdlparser.VhdlIRTLParser.parseVhdlRTL_return のインスタンスがバインドされます。

あとは、

```
p ret.root.getSymbolTable
```

とか

```
tbl = ret.root.getSymbolTable
p tbl['counter']
```

とか

```
tbl['counter'].getPorts.get(0)
tbl['counter'].getPorts.get(0).getName()
```

とかしていじれます。ちなみに最後の式の評価結果は "pClk" で、
counter.vhd で定義しているポートの名前が取得できていることがわかります。

さて

いろいろ遊んでみよう。